

日本国特許庁  
JAPAN PATENT OFFICE

28.5.2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出願年月日  
Date of Application: 2003年 8月18日

出願番号  
Application Number: 特願 2003-294208  
[ST. 10/C]: [JP 2003-294208]

出願人  
Applicant(s): サンケン電気株式会社

REC'D 22 JUL 2004
WIPO PCT

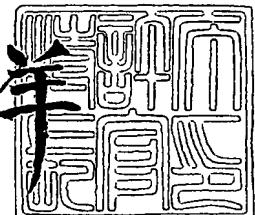
PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2004年 7月 9日

小川

洋

特許庁長官  
Commissioner,  
Japan Patent Office



【書類名】 特許願  
【整理番号】 K0323  
【提出日】 平成15年 8月18日  
【あて先】 特許庁長官 殿  
【発明者】  
  【住所又は居所】 埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内  
  【氏名】 金沢 正喜  
【特許出願人】  
  【識別番号】 000106276  
  【氏名又は名称】 サンケン電気株式会社  
【代理人】  
  【識別番号】 100082049  
  【弁理士】  
  【氏名又は名称】 清水 敬一  
  【電話番号】 03-3760-5351  
【手数料の表示】  
  【予納台帳番号】 014546  
  【納付金額】 21,000円  
【提出物件の目録】  
  【物件名】 特許請求の範囲 1  
  【物件名】 明細書 1  
  【物件名】 図面 1  
  【物件名】 要約書 1

**【書類名】特許請求の範囲****【請求項1】**

放熱性を有する支持板と、該支持板上に順次積層されて固着され且つ交互にスイッチング動作される第1の半導体素子及び第2の半導体素子とを備えることを特徴とする半導体装置。

**【請求項2】**

前記第1の半導体素子と第2の半導体素子とをパワー半導体素子により構成し、前記第1の半導体素子と第2の半導体素子との間に放熱層を固着した請求項1に記載の半導体装置。

**【請求項3】**

前記放熱層を介して前記第1の半導体素子と前記第2の半導体素子とを電気的に接続した請求項2に記載の半導体装置。

**【請求項4】**

放熱性を有する支持板と、該支持板上に順次積層されて固着された第1の半導体素子及び第2の半導体素子を有する第1の半導体素子積層体と、前記支持板上に順次積層されて固着された第3の半導体素子及び第4の半導体素子を有する第2の半導体素子積層体とを備え、

前記第1の半導体素子積層体の第1の半導体素子及び第2の半導体素子と、前記第2の半導体素子積層体の第3の半導体素子及び第4の半導体素子とは、H型ブリッジ回路を構成し、

前記第1の半導体素子～第4の半導体素子の各々は、スイッチング素子を有し、

前記第1の半導体素子及び第4の半導体素子と前記第2の半導体素子及び第3の半導体素子とは交互にスイッチング動作されることを特徴とする半導体装置。

**【請求項5】**

前記第1の半導体素子積層体を構成する前記第1の半導体素子及び第2の半導体素子の一方並びに前記第2の半導体素子積層体を構成する前記第3の半導体素子及び第4の半導体素子の一方は、前記H型ブリッジ回路のハイサイド側スイッチを構成し、

前記第1の半導体素子積層体を構成する前記第1の半導体素子及び第2の半導体素子の他方並びに前記第2の半導体素子積層体を構成する前記第3の半導体素子及び第4の半導体素子の他方は、前記H型ブリッジ回路のローサイド側スイッチを構成する請求項4に記載の半導体装置。

**【請求項6】**

前記第1の半導体素子積層体を構成する前記第1の半導体素子と第2の半導体素子との間に第1の放熱層を固着し、前記第2の半導体素子積層体を構成する前記第3の半導体素子と第4の半導体素子との間に第2の放熱層を形成した請求項4又は5に記載の半導体装置。

**【請求項7】**

前記第1の半導体素子～前記第4の半導体素子のスイッチング動作を制御する制御回路を前記支持板に固着した請求項4～6の何れか1項に記載の半導体装置。

**【請求項8】**

放熱性を有する支持板と、該支持板上に順次積層されて固着されたパワー半導体素子により各々構成された第1の半導体素子及び第2の半導体素子とを備え、

該第1の半導体素子及び第2の半導体素子の各々はスイッチング素子を有し、

前記第1の半導体素子と第2の半導体素子との間に放熱層が形成され、

前記第1の半導体素子と第2の半導体素子とは、前記放熱層を介して電気的に互いに接続されることを特徴とする半導体装置。

**【請求項9】**

放熱性を有する支持板と、

該支持板上に順次積層されて固着されたパワー半導体素子により各々構成される第1の半導体素子及び第2の半導体素子を有する第1のパワー半導体素子積層体と、

前記支持板上に順次積層されて固着されたパワー半導体素子により各々構成される第3の半導体素子及び第4の半導体素子を有する第2のパワー半導体素子積層体とを備え、

前記第1の半導体素子、第2の半導体素子、第3の半導体素子及び第4の半導体素子の各々はスイッチング素子を有し、

前記第1の半導体素子と第2の半導体素子との間に第1の放熱層が形成され、第3の半導体素子と第4の半導体素子との間に第2の放熱層が形成され、

前記第1の半導体素子と第2の半導体素子とは、前記第1の放熱層を介して電気的に互いに接続され、

前記第3の半導体素子と第4の半導体素子とは、第2の放熱層を介して電気的に互いに接続されることを特徴とする半導体装置。

【書類名】明細書

【発明の名称】半導体装置

【技術分野】

【0001】

本発明は、半導体装置に係り、詳細には单一の支持板上に複数のパワー半導体素子を搭載して小型化に製造できる半導体装置に関する。

【背景技術】

【0002】

図3に示すH型ブリッジ回路(10)を单一の半導体装置で構成する場合、H型ブリッジ回路(10)は、ハイサイド側の第1のトランジスタ(1)及び第3のトランジスタ(3)と、ローサイド側の第2のトランジスタ(2)及び第4のトランジスタ(4)とを備えている。第1のトランジスタ(1)のエミッタと第2のトランジスタ(2)のコレクタとの接続点(A1)と、第3のトランジスタ(3)のエミッタと第4のトランジスタ(4)のコレクタとの接続点(A2)との間には、交流電流により駆動される例えば冷陰極蛍光放電管である負荷(6)が接続される。

H型ブリッジ回路(10)を作動する際に、第1のトランジスタ(1)及び第4のトランジスタ(4)と、第2のトランジスタ(2)及び第3のトランジスタ(3)とを交互にオン・オフ動作させて、スイッチング作動させることにより、接続点(A1)と(A2)との間に交互に逆方向の電流を流して、負荷(6)を作動させることができる。このように、比較的高速で第1のトランジスタ(1)～第4のトランジスタ(4)のスイッチング動作を行ない、直流電圧源を使用し、接続点(A1)と(A2)との間に接続された冷陰極蛍光放電管等を点灯させることができる。

【0003】

【特許文献1】特開昭55-111151号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

図3に示すH型ブリッジ回路(10)を单一の半導体装置に構築するとき、4つのトランジスタ(1)～(4)とその制御用ICを搭載する支持板(図示せず)の平面面積が大きくなるため、半導体装置のサイズが増大する欠点がある。そこで、例えば特許文献1に開示される2つの半導体素子の積層技術を適用して、半導体装置の平面面積を縮小することができる。特許文献1は、非導電性接着剤を介して2つの半導体素子を積層した電子部品を示す。しかしながら、パワー半導体素子を積層するH型ブリッジ回路では、単に半導体素子を積層しても、動作時に半導体素子の発熱が集中して、良好な放熱特性が得られず、半導体素子の電気的特性が劣化するおそれがあった。

そこで、本発明の目的は、複数の半導体素子を小さい面積に積層し且つ良好な放熱特性で作動できる半導体装置を提供することにある。

【課題を解決するための手段】

【0005】

第一の本発明による半導体装置は、放熱性を有する支持板(5)と、支持板(5)上に順次積層されて固着され且つ交互にスイッチング動作される第1の半導体素子(1)及び第2の半導体素子(2)とを備えている。第1の半導体素子(1)及び第2の半導体素子(2)を順次支持板(5)上に積層して固着すると、支持板(5)の占有面積を減少しつつ集積度を向上することができる。また、第1の半導体素子(1)と第2の半導体素子(2)とを交互にスイッチング動作させるので、一方がオンのとき他方がオフとなり、第1の半導体素子(1)と第2の半導体素子(2)の発生熱量を抑制することができる。

【0006】

第二の本発明による半導体装置は、放熱性を有する支持板(5)と、支持板(5)上に順次積層されて固着された第1の半導体素子(1)及び第2の半導体素子(2)を有する第1の半導体素子積層体(7)と、支持板(5)上に順次積層されて固着された第3の半導体素子(3)及び第4の半導体素子(4)を有する第2の半導体素子積層体(8)とを備え、第1の半導体素子積層

体(7)の第1の半導体素子(1)及び第2の半導体素子(2)と、第2の半導体素子積層体(8)の第3の半導体素子(3)及び第4の半導体素子(4)とは、H型ブリッジ回路(10)を構成する。第1の半導体素子(1)～第4の半導体素子(4)の各々は、スイッチング素子を有し、第1の半導体素子(1)及び第4の半導体素子(4)と第2の半導体素子(2)及び第3の半導体素子(3)とは交互にスイッチング動作される。第1の半導体素子(1)及び第4の半導体素子(4)並びに第2の半導体素子(2)及び第3の半導体素子(3)のスイッチング素子を交互にスイッチング動作させることにより、直流電源に接続したH型ブリッジ回路(10)の負荷(6)を交流電流で駆動することができる。

#### 【0007】

第三の本発明による半導体装置は、放熱性を有する支持板(5)と、支持板(5)上に順次積層されて固着されたパワー半導体素子により各々構成された第1の半導体素子(1)及び第2の半導体素子(2)とを備えている。第1の半導体素子(1)及び第2の半導体素子(2)の各々はスイッチング素子を有する。第1の半導体素子(1)と第2の半導体素子(2)との間に放熱層(11)が固着され、第1の半導体素子(1)と第2の半導体素子(2)とは、放熱層(11)を介して電気的に互いに接続される。大電流が流れる第1の半導体素子(1)及び第2の半導体素子(2)から多量の発熱が発生しても、第1の半導体素子(1)と第2の半導体素子(2)との間に固着された放熱層(11)を通じて十分な量の熱を放出できるので、第1の半導体素子(1)と第2の半導体素子(2)の電気的特性は劣化しない。

#### 【0008】

第四の本発明による半導体装置は、放熱性を有する支持板(5)と、支持板(5)上に順次積層されて固着されたパワー半導体素子により各々構成される第1の半導体素子(1)及び第2の半導体素子(2)を有する第1のパワー半導体素子積層体(7)と、支持板(5)上に順次積層されて固着されたパワー半導体素子により各々構成される第3の半導体素子(3)及び第4の半導体素子(4)を有する第2のパワー半導体素子積層体(8)とを備えている。第1の半導体素子(1)、第2の半導体素子(2)、第3の半導体素子(3)及び第4の半導体装置(4)の各々はスイッチング素子を有する。第1の半導体素子(1)と第2の半導体素子(2)との間に第1の放熱層(11)が固着され、第3の半導体素子(3)と第4の半導体素子(4)との間に第2の放熱層(12)が固着される。第1の半導体素子(1)と第2の半導体素子(2)とは、第1の放熱層(11)を介して電気的に互いに接続され、第3の半導体素子(3)と第4の半導体素子(4)とは、第2の放熱層(12)を介して電気的に互いに接続される。単一の支持板(5)上に第1のパワー半導体素子積層体(7)と第2のパワー半導体素子積層体(8)とを固着しても、第1の半導体素子(1)と第2の半導体素子(2)との間及び第3の半導体素子(3)と第4の半導体素子(4)との間に固着される第1及び第2の放熱層(11, 12)を通じて十分な量の熱を放出できるので、第1の半導体素子(1)～第4の半導体素子(4)の電気的特性は劣化しない。更に、第1の半導体素子(1)と第2の半導体素子(2)及び第3の半導体素子(3)と第4の半導体素子(4)とを第1及び第2の放熱層(11, 12)を介して電気的に互いに接続するので、第1のパワー半導体素子積層体(7)と第2のパワー半導体素子積層体(8)とに流れる電流の結線経路を短縮して、電流の結線経路の延長によるノイズ発生及び電力損失を抑制することができる。

#### 【発明の効果】

#### 【0009】

本発明による半導体装置では、複数の半導体素子に大きな電流が流れても過度の発熱が発生せずに、電気的特性の劣化を抑制して、寿命を延長し、信頼性のある半導体装置を得ることができる。

#### 【発明を実施するための最良の形態】

#### 【0010】

以下、図3に示すH型ブリッジ回路を構成する本発明による半導体装置の実施の形態を図1及び図2について説明する。図1及び図2では、図3に示す部分と同一の箇所には、同一の符号を付する。

#### 【0011】

第一の本発明による半導体装置は、放熱性を有する銅又はアルミニウム等の金属製の支持板(5)と、支持板(5)上に固着された第1の半導体素子積層体（第1のパワー半導体素子積層体）(7)と、支持板(5)上に固着された第2の半導体素子積層体（第2のパワー半導体素子積層体）(8)と、第1の半導体素子積層体(7)と第2の半導体素子積層体(8)との間に支持板(5)上に固着された半導体集積回路により構成された制御回路(13)とを備えている。第1の半導体素子積層体(7)は、支持板(5)上に順次積層されて固着された第1のトランジスタ（第1の半導体素子、第1のパワー半導体素子又は第1のスイッチング素子）(1)と第2のトランジスタ（第2の半導体素子、第2のパワー半導体素子又は第2のスイッチング素子）(2)とを有し、第2の半導体素子積層体(8)は、支持板(5)上に順次積層されて固着された第3のトランジスタ（第3の半導体素子、第3のパワー半導体素子又は第3のスイッチング素子）(3)と第4のトランジスタ（第4の半導体素子、第4のパワー半導体素子又は第4のスイッチング素子）(4)とを有する。第1のトランジスタ(1)～第4のトランジスタ(4)は、図3に示すH型ブリッジ回路(10)の4つのパワートランジスタを構成する例えれば絶縁ゲート型バイポーラトランジスタ（IGBT）である。

#### 【0012】

第1のトランジスタ(1)のコレクタは、ろう材（半田）(14)を介して支持板(5)に固着され、第1のトランジスタ(1)のエミッタは、ろう材（半田）(15)を介して第1の放熱層(11)に固着される。第2のトランジスタ(2)のコレクタは、ろう材(16)を介して第1の放熱層(11)に固着され、第2のトランジスタ(2)のエミッタは、最上部に配置される。同様に、第3のトランジスタ(3)のコレクタは、ろう材（半田）(17)を介して支持板(5)に固着され、第3のトランジスタ(3)のエミッタは、ろう材（半田）(18)を介して第2の放熱層(12)に固着される。第4のトランジスタ(4)のコレクタは、ろう材(19)を介して第2の放熱層(12)に固着され、第4のトランジスタ(4)のエミッタは、最上部に配置される。図示の実施の形態では、第1及び第2の放熱層(11, 12)は、銅又はアルミニウム等の金属により形成された放熱板が使用され、主に第2のトランジスタ(2)と第4のトランジスタ(4)から発生する熱を外部に放出するヒートスプレッダとも呼ばれる。放熱板により形成する代わりに、比較的肉薄の半田層により放熱層(11, 12)を形成してもよい。また、絶縁ゲート型バイポーラトランジスタにより構成される第1のトランジスタ(1)～第4のトランジスタ(4)の各エミッタを構成する電極の下側には層間絶縁膜(9)が設けられ、図示しない電極と電気的に分離される。図2に示すように、第1のトランジスタ(1)～第4のトランジスタ(4)の各エミッタ、コレクタ及びベースは、図3に示す回路構成に接続されると共に、第1の半導体素子積層体(7)、第2の半導体素子積層体(8)及び制御回路(13)の電極に接続された複数の外部リード(20)が接続され、樹脂封止体(21)により半導体装置全体が被覆されるが、外部リード(20)は樹脂封止体(21)から外部に導出される。

#### 【0013】

動作の際に、支持板(5)は、図示しない直流電源の正側端子に接続され、第2のトランジスタ(2)と第4のトランジスタ(4)の各エミッタは、直流電源の負側端子に接続される。第1のトランジスタ(1)～第4のトランジスタ(4)の各ベースは、半導体集積回路により構成される制御回路(13)に接続され、制御回路(13)から制御信号を受信する。第1のトランジスタ(1)と第4のトランジスタ(4)がオンのとき、第2のトランジスタ(2)と第3のトランジスタ(3)とはオフとなり、負荷(6)に一方向の電流(I1)が流れ、その後、第1のトランジスタ(1)と第4のトランジスタ(4)がオフに切り換えられ、第2のトランジスタ(2)と第3のトランジスタ(3)とがオンに切り換えられると、負荷(6)に他方向の電流(I2)が流れて、負荷(6)が交流電流により作動される。

#### 【0014】

本実施の形態での半導体装置は、下記の点で従来の半導体装置と異なる。

- <1> ハイサイド側の第1のトランジスタ(1)と第3のトランジスタ(3)との上に、ローサイド側の第2のトランジスタ(2)と第4のトランジスタ(4)が固着されて第1及び第2の半導体素子積層体(7, 8)が構成され、第1の半導体素子積層体(7)と第2の半導体素子積層体(8)の間に設けられる制御回路(13)とが单一の支持板(5)上に固着される。

<2> 第1のトランジスタ(1)と第2のトランジスタ(2)との間及び第3のトランジスタ(3)及び第4のトランジスタ(4)との間に金属製の第1及び第2の放熱層(11, 12)が固着される。

<3> 第1のトランジスタ(1)及び第4のトランジスタ(4)と、第2のトランジスタ(2)及び第3のトランジスタ(3)とが交互にスイッチング動作される。

<4> 第1のトランジスタ(1)と第2のトランジスタ(2)との間及び第3のトランジスタ(3)と第4のトランジスタ(4)との間は、金属製の第1及び第2の放熱層(11, 12)を介して電気的に接続される。

### 【0015】

本実施の形態による半導体装置は、下記の作用効果を生ずる。

[1] 第1の放熱層(11)を介して第1のトランジスタ(1)の上に第2のトランジスタ(2)を固着し又は第2の放熱層(12)を介して第3のトランジスタ(3)の上に第4のトランジスタ(4)を固着することにより、支持板(5)の占有面積を減少しつつ集積度を向上することができると共に、第1のトランジスタ(1)と第2のトランジスタ(2)又は第3のトランジスタ(3)と第4のトランジスタ(4)とを交互にスイッチング動作させるので、第1のトランジスタ(1)～第4のトランジスタ(4)の各々から発生する熱を十分に放出して、第1の半導体素子積層体(7)又は第2の半導体素子積層体(8)の過度の温度上昇を防止することができる。

[2] 第1のトランジスタ(1)及び第4のトランジスタ(4)並びに第2のトランジスタ(2)及び第3のトランジスタ(3)のスイッチング素子(6)を交互にスイッチング動作させることにより、直流電源に接続されたH型ブリッジ回路(10)の負荷(6)を交流電流で駆動することができる。

[3] 大電流が流れる第1のトランジスタ(1)及び第2のトランジスタ(2)から多量の発熱が生じても、第1のトランジスタ(1)と第2のトランジスタ(2)との間に固着された第1の放熱層(11)を通じて十分な量の熱を放出できるので、第1のトランジスタ(1)と第2のトランジスタ(2)の電気的特性は劣化しない。

[4] 単一の支持板(5)上に第1のパワー半導体素子積層体(7)と第2のパワー半導体素子積層体(8)とを固着しても、第1のトランジスタ(1)と第2のトランジスタ(2)との間に固着される第1の放熱層(11)及び第3のトランジスタ(3)と第4のトランジスタ(4)との間に固着される第2の放熱層(12)を通じて十分な量の熱を放出できるので、第1のトランジスタ(1)～第4のトランジスタ(4)の電気的特性は劣化しない。

[5] 第1のトランジスタ(1)と第2のトランジスタ(2)及び第3のトランジスタ(3)と第4のトランジスタ(4)とを第1及び第2の放熱層(11, 12)を介して電気的に互いに接続するので、別途ワイヤボンディング等を行なう必要がなく、第1のパワー半導体素子積層体(7)と第2のパワー半導体素子積層体(8)とに流れる電流の結線経路を短縮して、ワイヤ結線等を簡素化し、電流の結線経路の延長によるノイズ発生及び電力損失を抑制することができる。

### 【0016】

本発明の前記実施の形態は、変更が可能である。例えば、絶縁ゲート型バイポーラトランジスタの代わりに、MOSFET又は一般的なバイポーラトランジスタを使用することができる。また、第1の半導体素子(1)～第4の半導体素子(4)をトランジスタとして示したが、トランジスタ等のスイッチング素子と他の半導体素子を含む複合素子であってよい。

### 【産業上の利用可能性】

### 【0017】

冷陰極蛍光放電管等の駆動装置に使用される半導体装置に適用することが可能である。

### 【図面の簡単な説明】

### 【0018】

【図1】樹脂封止体により被覆する前の状態を示す本発明の半導体装置の側面図

【図2】樹脂封止体により被覆した状態を示す本発明の半導体装置の平面図

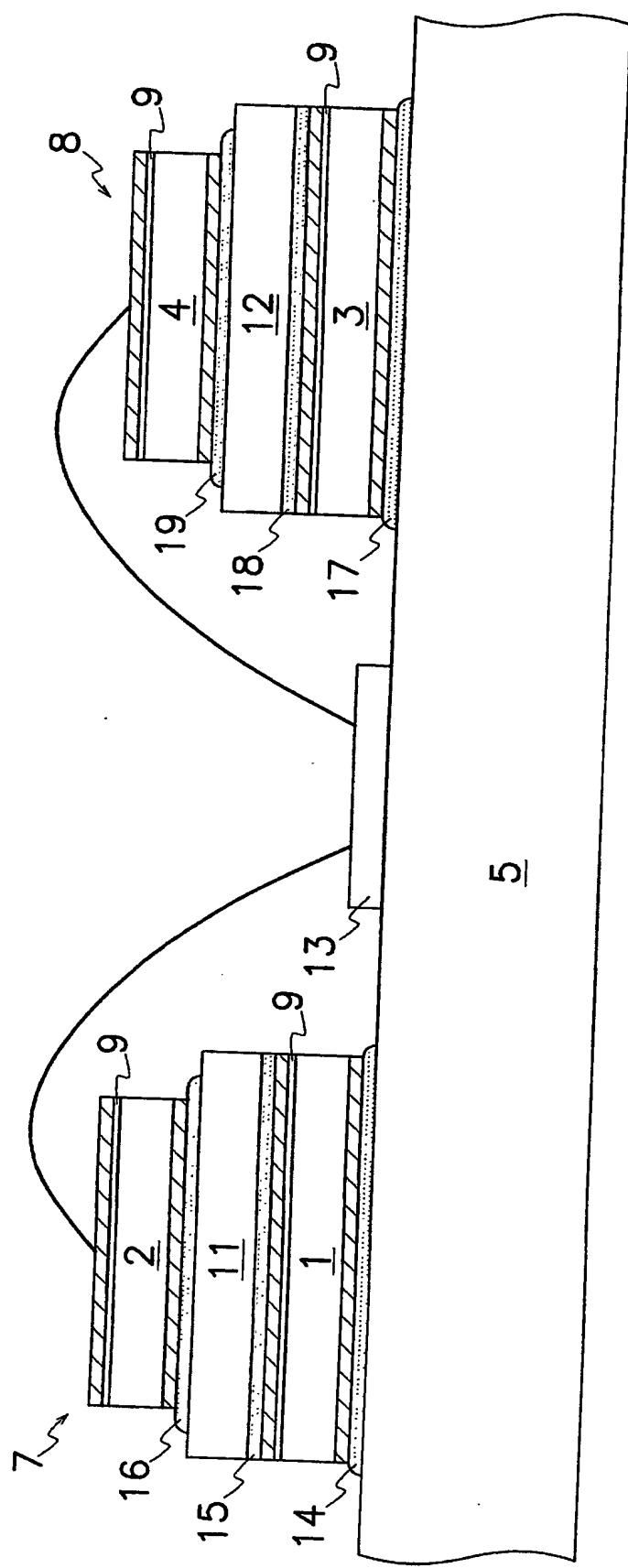
【図3】従来のH型ブリッジ回路を示す回路図

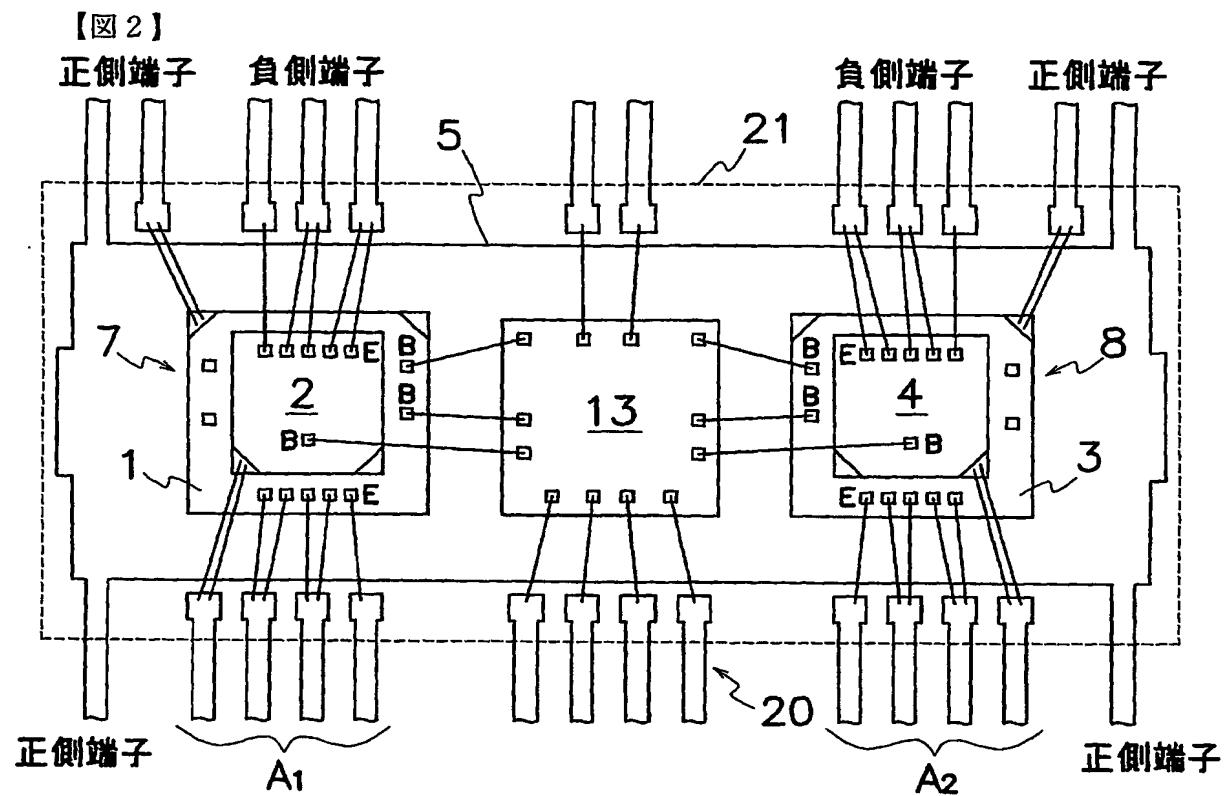
## 【符号の説明】

## 【0019】

(1) · · 第1の半導体装置（第1のトランジスタ）、(2) · · 第2の半導体装置（第2のトランジスタ）、(3) · · 第3の半導体装置（第3のトランジスタ）、(4) · · 第4の半導体装置（第4のトランジスタ）、(5) · · 支持板、(6) · · 負荷、(7) · · 第1のパワー半導体素子積層体、(8) · · 第2のパワー半導体素子積層体、(10) · · H型ブリッジ回路、(11,12) · · 放熱層、(13) · · 制御回路、(14,15,16,17,18,19) · ろう材（半田）、

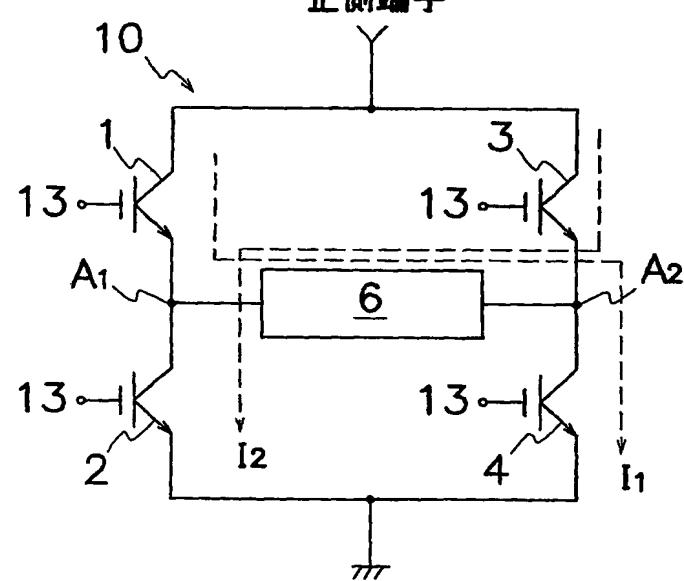
【書類名】図面  
【図1】





**【図3】**

正側端子



【書類名】要約書

【要約】

【課題】 半導体装置の複数の半導体素子を小さい面積に積層して、半導体装置を良好な放熱特性で作動させる。

【解決手段】 放熱性を有する支持板(5)と、支持板(5)上に順次積層されて固着され且つ交互にスイッチング動作される第1の半導体素子(1)及び第2の半導体素子(2)とを半導体装置に設ける。第1の半導体素子(1)と第2の半導体素子(2)とを順次支持板(5)上に積層して固着すると、支持板(5)の占有面積を減少しつつ集積度を向上でき、第1の半導体素子(1)及び第2の半導体素子(2)とを交互にスイッチング動作させて、第1の半導体素子(1)及び第2の半導体素子(2)の発生熱量を抑制することができる。

【選択図】 図1

特願 2003-294208

ページ： 1/E

出願人履歴情報

識別番号

[000106276]

1. 変更年月日

[変更理由]

1990年 8月31日

新規登録

住 所

埼玉県新座市北野3丁目6番3号

氏 名

サンケン電気株式会社